

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-197051

(43)Date of publication of application : 05.10.1985

(51)Int.Cl.

H04L 25/03

(21)Application number : 59-053299

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 19.03.1984

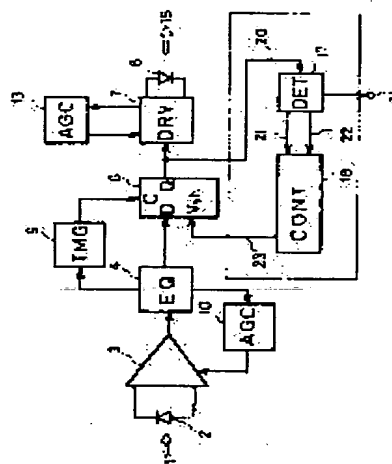
(72)Inventor : NAKAGAWA SEIJI
OOTA NORIHISA
OKAWA NORIO

(54) DIGITAL REPEATING INSTALLATION

(57)Abstract:

PURPOSE: To always execute an optimum discrimination/decision even if a characteristic of a device is varied, by measuring a code error rate of a repeating installation based on a code converting rule of a transmission line, and controlling automatically a discrimination/decision device so that the code error rate becomes the minimum.

CONSTITUTION: An optical signal which has reached a repeating installation is converted 2 to an electric signal, amplified 3 by an automatic gain control, waveform-equalized 4 and inputted to a discriminator 6, and "1" or "0" is decided in this discriminator. An output of the discriminator 6 is divided into two, one is transferred to a light source 8, and the other is led to a code error detecting circuit 17. In the circuit 17, an error of a code of "0" and "1" is detected by utilizing a code converting rule, a parity check code, etc. contained in a transmission line code, and when an error of "0" and "1" is generated, an erroneous pulse is generated in terminals 21, 22, respectively. A control circuit 18 varies a voltage so that a discriminated and decided value V_{th} of the discriminator 6 becomes high or low in accordance with the erroneous pulse of a "0" code and a "1" code, and executes a control so that the code error rate always becomes the minimum.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A) 昭60-197051

⑫ Int. Cl.⁴
H 04 L 25/03

識別記号 庁内整理番号
7345-5K

⑬ 公開 昭和60年(1985)10月5日

審査請求 未請求 発明の数 2 (全 6 頁)

⑭ 発明の名称 デジタル中継装置

⑮ 特 願 昭59-53299

⑯ 出 願 昭59(1984)3月19日

⑰ 発 明 者 中 川 清 司 横須賀市武1丁目2356番地 日本電信電話公社横須賀電気
通信研究所内
⑱ 発 明 者 太 田 紀 久 横須賀市武1丁目2356番地 日本電信電話公社横須賀電気
通信研究所内
⑲ 発 明 者 大 川 典 男 横須賀市武1丁目2356番地 日本電信電話公社横須賀電気
通信研究所内
⑳ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号
㉑ 代 理 人 弁理士 井出 直孝

明 細 書

1. 発明の名称

デジタル中継装置

2. 特許請求の範囲

(1) 受信入力デジタル信号を識別判定値に基づいて識別する識別器と、

この識別器の出力によりデジタル信号を再生する回路手段と

を備えたデジタル中継装置において、

上記識別器の出力を入力として、そのデジタル信号の符号変換則に基づいて符号誤りを検出する符号誤り検出回路と、

この検出回路の出力により上記識別判定値を制御する制御回路と

を備えたことを特徴とするデジタル中継装置。

(2) 受信入力デジタル信号を識別判定値に基づいて識別する識別器と、

この識別器の出力によりデジタル信号を再生

する回路手段と

を備えたデジタル中継装置において、

上記識別器の出力を入力として、そのデジタル信号の符号変換則に基づいて符号誤りを検出する符号誤り検出回路と、

この検出回路の出力により上記識別器入力信号のバイアス電圧を制御する制御回路と

を備えたことを特徴とするデジタル中継装置。

3. 発明の詳細な説明

(発明の属する技術分野)

本発明は、符号誤り率を小さくするための自動制御ループを有するデジタル中継装置に関するものである。

(従来技術の説明)

光ファイバ、同軸ケーブル、無線などを使用するデジタル伝送方式では、高性能の特性を実現するために、各種の制御機能を有した中継装置が用いられる。例えば中継装置の入力信号のレベル変化に対しては自動利得制御回路、中継装置の出

特開昭60-197051 (2)

力レベル変化に対しては自動出力制御回路などを付加することによって特性の安定化を図っている。

デジタル中継装置では、その特性は符号誤り率によって現われるが、この符号誤り率特性を伝送特性の劣化や回路特性の劣化に対して常に最小に保つことは、前述の自動利得制御回路や自動出力制御回路だけでは困難であった。

第1図は従来例の2値符号に対するデジタル中継装置の識別器入力レベルを模式的に示したものである。縦軸は信号レベルを示す。(a)はデジタル中継装置の識別器の設定時の動作レベルを示す。(b)および(c)はデジタル中継装置の劣化が生じた場合の動作レベルを示す。

識別器入力波形の「1」および「0」符号のレベルをそれぞれ x_1 、 x_0 とすると、通常これには雑音 $\sqrt{N_1}$ および $\sqrt{N_0}$ がそれぞれ含まれている。このとき、中継装置の識別器における識別判定値 V_{th} は、符号誤り率が最小になるように自動的に第1図(a)のように $V_{th} = V_0$ に設定されている。中継装置では使用回路素子の温度変化や経

年変化によって、周波数特性の劣化が生じ、符号間干渉が生じたり、あるいは雑音が増加したりすることがある。また伝送路における外来雑音や伝送路の周波数特性等によっても劣化が生じる。これらの各種劣化が、識別入力において、第1図(b)のように「1」および「0」符号の電圧値に対して h に相当する劣化を生じさせたすると、従来の中継装置では、識別判定値 V_{th} は V_0 に固定されているので、「0」符号に対する識別誤りが急激に増加することになる。また識別判定値そのものの温度ドリフトも同様な劣化を生じる。

(発明の目的)

本発明はこれを改良するもので、装置特性の経年変化により、あるいは識別判定値の温度ドリフトにより、判定レベルが相対的に変化しても、常にその最適な識別判定値を自動的に設定することができる装置を提供することを目的とする。

(発明の特徴)

本発明は、中継装置の符号誤り率を伝送路の符号変換則に基づいて測定し、この符号誤り率が最

小になるように、自動的に識別判定値を制御することを特徴とする。

(実施例による説明)

第2図は本発明実施例装置のブロック構成図である。この例は光通信用デジタル中継装置に本発明を実施した例である。1は入力光信号を示す。2は光信号入力を電気信号に変換する光検波器、3はその電気信号を増幅する増幅器、4はさらにその出力が通過する波形等化器である。6は識別器で、波形等化器4の出力がそのD入力に与えられる。7は光源駆動回路で、識別器6のQ出力により制御される。8は光源である。9は識別器の識別時点を決めるタイミング発生回路、10は識別器入力の振幅を一定に保つための自動利得制御回路である。13は光源8の出力を一定に保つための自動出力制御回路である。15は光信号出力を示す。

ここで本発明の特徴とするところは、第2図に一点鎖線で囲む部分にあり、識別器6の出力を分岐して入力する符号誤り検出回路17と、この検出

回路17の出力により制御され、識別器6に可変の識別判定値(V_{th})を与える制御回路18とを備えたところにある。

このように構成された装置では、中継装置に到達した光信号は電気信号に変換され、識別器6により「0」か「1」が判定され、その出力20は二つに分岐され、一方は光源8の方へ伝達され、他の一つは符号誤り検出回路11に導かれる。符号誤り検出回路11では、伝送路符号中に含まれる符号変換則、パリティチェック符号等を利用して、「0」符号および「1」符号の誤りを検出し、「0」符号に誤りが発生した場合には端子21に、「1」符号に誤りが発生した場合には端子22に、それぞれ誤りパルスが発生する。制御回路18では、端子21および端子22に加えられた誤りパルスに基づいて、「0」符号の誤りの場合には、識別判定値(V_{th})を x_1 の方へ、「1」符号の誤りの場合には x_0 の方へ電圧を変化させる。

このようにすれば、識別判定値(V_{th})は常に符号誤り率が最小になるように制御されることに

特開昭60-197051 (3)

なる(第1図c)。

第3図は本発明における符号誤り検出回路17の構成例を示す。第4図はその動作を説明する波形タイムチャートである。第5図は識別判定値制御回路18の構成例を示す図である。

第3図において、31は遅延回路、32は排他的論理和ゲート、33、37は反転回路、35、36、37はアンドゲート、34はブロック同期回路である。

送信符号に同一の論理値が連続して現れると、符号の変化する点が生じなくなり、受信側で符号の同期が正しく検出できなくなることがある。これを解決するために送信側では一定の法則により符号に符号変換を施して、符号の変化点を多くし、受信側ではこの法則の逆変換を施すことにより元の信号を再現する伝送路符号変換方式が知られている。このような伝送路符号として、m B I C (a binary with 1 complement insertion) 符号ある符号誤り検出回路17はD m B I M (differential m binary with 1 mark insertion) 符号の場合には、第4図aのような波形となる。

この波形は $m=4$ とした場合の例であって、伝送路符号は5タイムスロットのブロック周期を有している。符号誤りの発生がない場合は、識別器6の出力20の波形は1, 1, 1, 1, 1の情報符号につづく1, の符号は、m B I C符号、D m B I M符号の場合 $1 = \overline{1}$ の値となる。

このような符号に対して、第3図の回路が符号誤りを検出できることを第4図に示す波形タイムチャートを用いて説明する。符号誤り検出回路17の入力端子に加えられた信号(第4図a)は、遅延回路31を通して、1タイムスロットだけ遅延させられ第4図bのような波形になる。第4図aとbの両信号は、排他的論理和ゲート32により排他的論理和がとられると、その出力は第4図cのようになる。識別誤りがない場合には $1 = \overline{1}$ であるので、5タイムスロットに一度必ず「1」符号が周期的に発生する。伝送路符号のこの性質を用いて、ブロック同期回路34は正しく同期を確保することができ、第3図dのようなブロック同期パルスを端子39に発生する。

一方排他的論理和ゲート32の出力は分岐され、反転回路33により反転されアンドゲート35に加えられる。1, あるいは $\overline{1}$ に符号誤りが発生すれば、 $1 = \overline{1}$ という符号則が破れ $1 \neq \overline{1}$ となることであるので、端子14には第3図eのように誤りパルスEが生じる。次に識別器入力「0」符号に誤りが生じ「1」符号に判定される場合は、入力符号の「1, 1, 1」が「1 0」または「0 1」であり、これが「1 1」と判定されることであるので、誤りパルスEと、識別器出力22をアンドゲート36に通すことによってこの誤りを検出できる(第3図f)。

一方識別器入力「1」符号に誤りが生じ「0」符号に判定される場合は、入力符号の「1, 1, 1」が「1 0」または「0 1」であり、これが「0 0」と判定されることであるので、誤りパルスEと、識別器出力22を反転回路37により反転したのちアンドゲート38に通すことによって、この誤りを検出できる(第3図g)。

したがって、伝送路符号がm B I C符号あるいは

はD m B I M符号である場合には、第3図の実施例の符号誤り検出回路11により、「0」符号の誤りは端子21に、「1」符号の誤りは端子22にそれぞれ誤りパルスが発生することになる。

第5図の識別判定値の制御回路18において、41はアップダウンカウンタ、42はデジタルアナログ変換器、43は電圧加算器である。V₀は識別判定値のバイアス電圧である。この識別判定値の制御回路18は、アップダウンカウンタ41が端子21に加えられる「0」符号誤りパルスにより、計数値を1ずつ加算し、端子22に加えられる「1」符号誤りパルスにより計数値を1ずつ減算する。アップダウンカウンタ41の計数値はデジタルアナログ変換器によりデジタル値からアナログ電圧値に変換される。デジタルアナログ変換器出力45は、電圧加算器43により、バイアス電圧V₀に加算され、出力端子23に識別判定値として出力される。

このような構成にすることにより、自動的に「0」符号誤りが検出されると、識別判定値V₀は

電圧 x に近づけられ、「0」符号誤りが生じないような方向へ、また逆に「1」符号誤りが検出されると、識別判定値 V_{th} は電圧 x に近づけられるので、最終的には、第1図例のように、識別判定値 V_{th} は「0」符号誤りと「1」符号誤りが等しくなる点に設定されることになる。

符号誤りが発生しない場合には、アップダウンカウンタ41の記憶内容は変更されないで、識別判定値 V_{th} はそのまま最適値として保持される。

第3図に示した実施例は、mBIC符号あるいはDmBIMの場合の符号誤り検出回路の例であるが、他の伝送路符号の場合にも同様に符号変換則を利用して、符号誤りを検出することは容易であり、その効果は同様である。

第5図に示した実施例はアップダウンカウンタとディジタルアナログ変換器を用いて制御回路18を構成した例であるが、他のディジタル的な記憶素子を用いた場合あるいはアナログ積分回路と保持回路を用いても、制御回路18を構成することができその効果は同様である。

置についても、同様に本発明を実施することができる。

(発明の効果)

以上説明したように、本発明によれば、装置特性の変動により、あるいは識別判定値そのものが温度変動その他の原因により変化しても、常に最適の識別判定を実行することができる装置が得られる。

4. 図面の簡単な説明

第1図はディジタル中継装置の識別判定動作説明図。

第2図は本発明装置の実施例のブロック構成図。

第3図は符号誤り検出回路のブロック構成図。

第4図は符号誤り検出回路の動作を説明するための波形タイムチャート。

第5図は識別判定値の制御回路構成例図。

第6図は本発明第二の発明の実施例ブロック構成図。

1…信号入力端子、2…光検波器、3…増幅器、

特開昭60-197051(4)

第6図は本発明第二の発明の実施例ブロック構成図である。第2図においては、識別判定値を変化させたが、第6図の実施例では識別判定値は V_{th} に固定し、その代わりに識別器6の信号入力に、識別器入力バイアスの電圧減算回路51を接続したもので、第1図において説明したと同様の効果を得ることができる。第6図における識別器入力信号バイアス電圧制御回路50は、第5図において説明した識別判定値の制御回路を用いて構成できる。

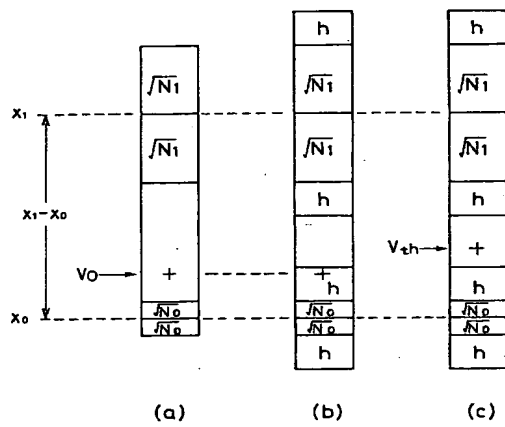
以上の実施例では、一つの中継器回路に対して一つの符号誤り検出回路および一つの識別判定値制御回路を用いてディジタル中継装置を構成する場合を示したが、一般に中継器回路の識別判定値を制御する周期は、周囲環境温度変化に追従する程度でよい。したがって、数個の中継器回路に対して1個の符号誤り検出回路あるいは識別判定値制御回路を共通的に使用し、時分割的に接続制御するように構成することもできる。

本明細書ではディジタル中継装置として説明したが、中継伝送路の端末にあるディジタル受信装

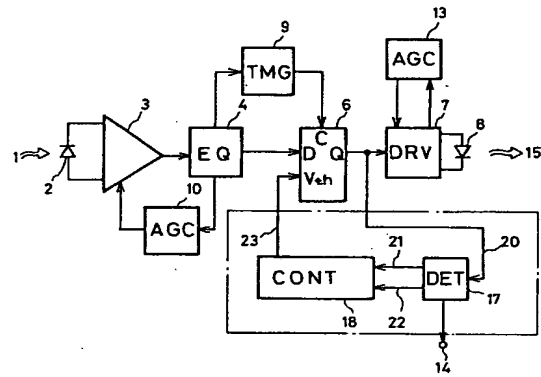
4…波形成化器、5…識別器入力、6…識別器、7…光源駆動回路、8…光源、9…タイミング発生回路、10…自動利得制御回路、13…自動出力制御回路、14…符号誤り出力端子、15…信号出力端子、17…符号誤り検出回路、18…識別判定値の制御回路、20…識別器出力、21…「0」符号誤り出力、22…「1」符号誤り出力、23…識別判定値出力。

特許出願人 日本電信電話公社
代理人 弁理士 井出直孝

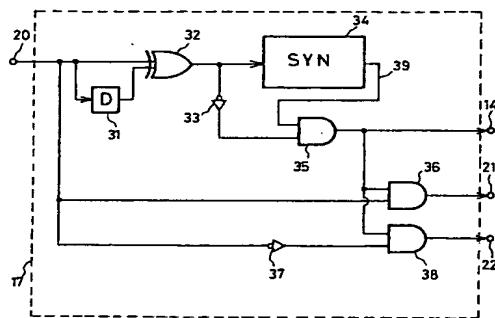
特開昭60-197051 (5)



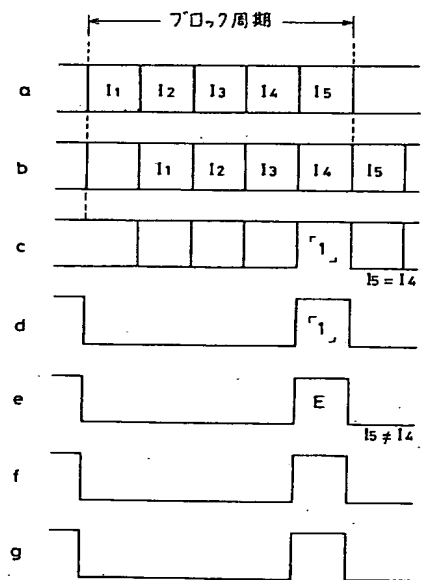
第 1 図



第 2 図



第 3 図



第 4 図

